

BEST AVAILABLE COPY**PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2001-186680

(43)Date of publication of application : 06.07.2001

(51)Int.Cl.

H02J 7/02

(21)Application number : 11-349306

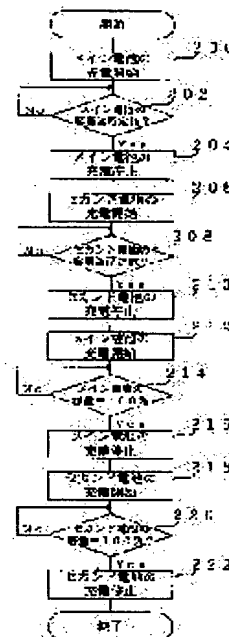
(71)Applicant : INTERNATL BUSINESS MACH CORP
<IBM>

(22)Date of filing : 08.12.1999

(72)Inventor : ODAOHARA SHIGEFUMI
KUMAKI ATSUSHI
MITO TOSHITSUGU
NAKAGAWA HIROSHI
NAKAMURA TETSUSHI**(54) CHARGE CONTROL METHOD AND COMPUTER****(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a charge control method which can perform efficient charge in the case where the charge is stopped halfway, and a computer where that charge control method is applied.

SOLUTION: The charge of the main battery is started, and at the point of time when the capacity of the main battery reaches a specified value, the charge of the main battery is stopped (steps 200-204). Then, the charge of the second battery is started, and at the point of time when the capacity of the second battery reaches a specified value, the charge of the second battery is stopped (steps 206-210). Then, the charge of the main battery is restarted, and at the point of time when the capacity of the main battery becomes 100%, the charge of the main battery is stopped, and then the charge of the second battery is restarted, and at the point of time when the capacity of the second battery becomes 100%, the charge of the second battery is stopped (steps 212-222).

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-186680
(P2001-186680A)

(43) 公開日 平成13年7月6日 (2001.

(51) Int. Cl.

識別記号

F I

データベース (参考)

H 0 2 J 7/02

H 0 2 J 7/02

G 5 G 0 0 3

審査請求 未請求 請求項の数 8 O L (全 15

(21) 出願番号 特願平11-349306
(22) 出願日 平成11年12月8日 (1999. 12. 8)

(71) 出願人 390009531
インターナショナル・ビジネス・マシ
ズ・コーポレーション
INTERNATIONAL BUS
ESS MACHINES COR
RATION
アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)
(72) 発明者 織田大原 重文
神奈川県大和市下鶴間1623番地14 日
イ・ビー・エム株式会社 大和事業所
(74) 代理人 100086243
弁理士 坂口 博 (外5名)

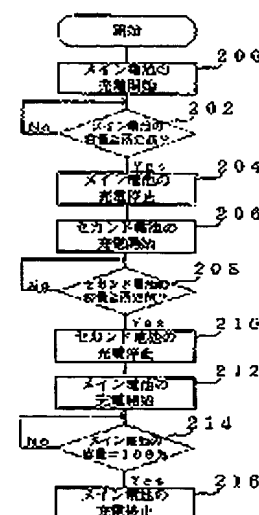
最終頁

(54) 【発明の名称】 充電制御方法及びコンピュータ

(57) 【要約】

【課題】 充電を途中でやめた場合において効率のよい充電を行うことのできる充電制御方法を得ると共に、該充電制御方法を適用したコンピュータを得る。

【解決手段】 メイン電池の充電を開始して、メイン電池の容量が所定値に達した時点でメイン電池の充電を停止する (ステップ200~204)。その後、セカンド電池の充電を開始して、セカンド電池の容量が所定値に達した時点でセカンド電池の充電を停止する (ステップ206~210)。そして、メイン電池の充電を再開してメイン電池の容量が100%となった時点でメイン電池の充電を停止した後、セカンド電池の充電を再開してセカンド電池の容量が100%となった時点でセカンド電池の充電を停止する (ステップ212~222)。



(2)

特開 2001-1861

1

【特許請求の範囲】

【請求項 1】 複数の 2 次電池の充電を制御する充電制御方法であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次電池の容量がフル充電状態に満たない状態の所定値になるまで充電させることによりシリアル充電を行うステップと、
前記複数の 2 次電池を 1 個ずつ順番に、各 2 次電池がフル充電状態になるまで充電させることによりシリアル充電を行うステップと、
を含む充電制御方法。

【請求項 2】 複数の 2 次電池の充電を制御する充電制御方法であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次電池の容量の所定時間当りの増加量が所定量になるまで充電させることによりシリアル充電を行うステップと、
前記複数の 2 次電池を 1 個ずつ順番に、各 2 次電池がフル充電状態になるまで充電させることによりシリアル充電を行うステップと、
を含む充電制御方法。

【請求項 3】 複数の 2 次電池の定電流充電及び定電圧充電による充電を制御する充電制御方法であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次電池の充電電流値がフル充電状態に満たない状態の所定値になるまで充電させることによりシリアル充電を行うステップと、
前記複数の 2 次電池を 1 個ずつ順番に、各 2 次電池がフル充電状態になるまで充電させることによりシリアル充電を行うステップと、
を含む充電制御方法。

【請求項 4】 複数の 2 次電池の充電を制御するプログラムを記録したコンピュータ読み込み可能な記録媒体であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次電池の容量がフル充電状態に満たない状態の所定値になるまで充電させることによりシリアル充電を行うステップと、
前記複数の 2 次電池を 1 個ずつ順番に、各 2 次電池がフル充電状態になるまで充電させることによりシリアル充電を行うステップと、
を含むプログラムを記録したコンピュータ読み込み可能な記録媒体。

【請求項 5】 複数の 2 次電池の充電を制御するプログラムを記録したコンピュータ読み込み可能な記録媒体であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次電池の

な記録媒体。

【請求項 6】 複数の 2 次電池の定電流充電及び充電による充電を制御するプログラムを記録したコンピュータ読み込み可能な記録媒体であって、

前記複数の 2 次電池を 1 個ずつ順番に、当該 2 次充電電流値がフル充電状態に満たない状態の所定まで充電させることによりシリアル充電を行うと、

前記複数の 2 次電池を 1 個ずつ順番に、各 2 次電池充電状態になるまで充電させることによりシリアル充電を行うステップと、
を含むプログラムを記録したコンピュータ読み込み可能な記録媒体。

【請求項 7】 バスによって相互接続された CPU 記憶装置、表示装置、入力装置、及び複数の 2 次電池を備えたコンピュータであって、

前記記憶装置が、請求項 4 乃至請求項 6 の何れか記載の記録媒体であるコンピュータ。

【請求項 8】 バスによって相互接続された CPU 記憶装置、表示装置、入力装置、ネットワーク接続及び複数の 2 次電池を備えたコンピュータであって前記ネットワーク接続装置が接続するネットワークに配置されたサーバ・コンピュータの外部記憶装置を請求項 4 乃至請求項 6 の何れか 1 項に記載の記録媒体を記録するコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は充電制御方法、コンピュータに係り、特に、複数の電池の充電を制御する充電制御方法及び該充電制御方法を適用したコンピュータに関する。

【0002】

【従来の技術】近年、モバイル・コンピュータの普及と共に、様々な大きさや機能を有する携帯型ナル・コンピュータ（以下、ポータブル PC と呼ばれてきている。例えば、ノートブック型パーソナル・コンピュータ（PC）、サブノートブック型、パームトップ型 PC、PDA（personal data assistant；個人向け携帯型情報通信機器）などがある。

【0003】ポータブル PC は、本体内に電池を有している。この内蔵電池により、例えば、列車内などに商用電源を利用することのできない環境下にも、ユーザーは、ポータブル PC を使用することができる。上記内蔵電池には、充電することにより繰り

3

ることが可能になる。

【0005】1個の2次電池の容量には限りがあるから、ポータブルPCの駆動時間も制限される。ポータブルPCの駆動時間を長くするためには、ポータブルPCに2次電池を2個内蔵させる。これら2個の2次電池を、メイン電池およびセカンド電池と呼ぶ。ポータブルPCは、始め、セカンド電池を電源として動作を開始する。その後、セカンド電池の容量が尽きると、電源をセカンド電池からメイン電池に切り替えて動作を続ける。

【0006】一般に、充電器は1個の2次電池を充電する容量しか備えていないから、2個の2次電池の充電を行う場合には、まずメイン電池を充電し、その後、セカンド電池を充電する、という方法がとられていた。

【0007】

【発明が解決しようとする課題】しかしながら、上記のメイン電池を充電した後にセカンド電池を充電する方法では、2次電池としてリチウム・イオン電池等の定電流充電の後に定電圧充電を行う電池を適用した場合には必ずしも効率のよい充電を行うことができない、という問題点があった。

【0008】図9には、リチウム・イオン電池の充電特性の一例が示されている。同図に示す充電特性では、電池容量が80パーセント程度に達するまでは効率よく充電が行なわれているが、その後、徐々に効率が悪くなっていくことが分かる。このように、定電流充電の後に定電圧充電を行う電池では、一般に、定電流充電の期間では充電効率（すなわち、充電時間に対する充電量）が高く、定電圧充電の期間では充電効率が低いという特性がある。

【0009】従って、上記のようにメイン電池を充電した後にセカンド電池を充電する方法では、全体的な充電期間にメイン電池を充電する際の不効率な期間（上記定電圧充電の期間に相当）が含まれてしまうため、充電を途中でやめた場合の充電効率が非常に悪いのである。

【0010】図10には、メイン電池を充電した後にセカンド電池を充電した場合の充電特性の一例が示されている。なお、同図では、メイン電池を満充電して100%の容量となり、メイン電池とセカンド電池の双方を満充電して200%の容量となるものとしている。

【0011】同図に示す例では、充電開始後約1時間30分から2時間30分までの間において充電効率が著しく悪くなっている。

【0012】本発明は上記問題点を解消するために成されたものであり、充電を途中でやめた場合において効率

(3)

特開2001-1861

4

当該2次電池の容量がフル充電状態に満たない所定値になるまで充電させることによりシリアル充電した後に、複数の2次電池を1個ずつ順番に、各電池がフル充電状態になるまで充電させることによりアル充電を行う。なお、上記所定値は当該2次電池特性に基づいて、充電の効率が落ち始めるときとして予め設定されていることが好ましい。この「充電の効率が落ち始めるとき」は、充電効率の所定率より大きくなるとき等として得ることかる。

【0014】また、第2の発明は、複数の2次電池個ずつ順番に、当該2次電池の容量の所定時間当加量所定値になるまで充電させることによりシリアル充電を行った後に、複数の2次電池を1個ずつ順各2次電池がフル充電状態になるまで充電させるよりシリアル充電を行う。

【0015】更に、第3の発明は、複数の2次電池個ずつ順番に、当該2次電池の充電電流値がフル状態に満たない状態の所定値になるまで充電させるよりシリアル充電を行った後に、複数の2次電池個ずつ順番に、各2次電池がフル充電状態になるまでさせることによりシリアル充電を行う。

【0016】上記各発明は次の原理に基づくものる。図9に示したように、2次電池の充電特性に、2次電池を充電していく過程において、ある容量充電効率が急激に悪化する、という性質がある。

【0017】そこで上記各発明では、複数の2次シリアル充電する過程において、充電中の2次電池充電状態に満たない状態で充電対象を切り替えにより、全ての2次電池に対して充電効率のよいで充電を行った後に、各2次電池がフル充電状態までシリアル充電を行っている。この結果、充電でやめた場合において効率のよい充電を行うことる。また、本発明では、シリアル充電のみによる電池に対する充電を行っているので、パラレル充電の際の複雑な回路構成や制御を要することなく全次電池の充電を行うことができる。

【0018】

【発明の実施の形態】以下、図面を参照して本実施の形態を詳細に説明する。なお、本発明は、電池の充電を制御する方法に関するものであるが、簡単化するために、本実施の形態では電池が2個を例に説明する。また、以下では、上記2個の電池各々メイン電池及びセカンド電池と呼ぶ。

(4)

特開2001-1861

5

ベレーティングシステム(OS)として米マイクロソフト社の“Windows98又はNT”又は米IBM社の“OS/2”を搭載したノートブック型のPC12 (図2参照)である。以下、コンピュータシステム10の各部について説明する。

【0020】コンピュータシステム10全体の頭脳であるCPU14は、OSの制御下で、各種プログラムを実行する。CPU14は、例えば米インテル社製のCPUチップ“Pentium”、“MMXテクノロジーPentium”、“Pentium Pro”や、AMD社等の他社製のCPUでも良いし、IBM社製の“PowerPC”でも良い。CPU14は、頻繁にアクセスするごく限られたコードやデータを一時格納することで、メインメモリ16への総アクセス時間を短縮するための高速動作メモリであるL2(レベル2)-キャッシュを含んで構成されている。L2-キャッシュは、一般にSRAM(スタティックRAM)チップで構成され、その記憶容量は例えば512kB又はそれ以上である。

【0021】CPU14は、自身の外部ピンに直結されたプロセッサ直結バスとしてのFS(FrontSide)バス18、高速のI/O装置用バスとしてのPCI(PeripheralComponent Interconnect)バス20、及び低速のI/O装置用バスとしてのISA(Industry Standard Architecture)バス22という3階層のバスを介して、後述の各ハードウェア構成要素と相互接続されている。

【0022】FSB18とPCIバス20は、一般にメモリ/PCI制御チップと呼ばれるCPUブリッジ(ホスト-PCIブリッジ)24によって連絡されている。本実施形態のCPUブリッジ24は、メインメモリ16へのアクセス動作を制御するためのメモリコントローラ機能や、FSB18とPCIバス20の間のデータ転送速度の差を吸収するためのデータバッファ等を含んだ構成となっており、例えばインテル社製の440BX等を用いることができる。

【0023】メインメモリ16は、CPU14の実行プログラムの読み込み領域として、或いは実行プログラムの処理データを書き込む作業領域として利用される書き込み可能メモリである。メインメモリ16は、一般には複数個のDRAM(ダイナミックRAM)チップで構成され、例えば32MBを標準装備し256MBまで増設可能である。近年では、更に高速化の要求に応えるべく、DRAMは高速ページDRAM、EDO DRAM、シンクロナスDRAM(SDRAM)、バーストEDO DRAM、RDRAM等へと変遷している。

6

ハードウェアの入出力操作を制御するためのプロム)等のファームウェアが含まれる。

【0025】PCIバス20は、比較的高速なデータ転送が可能なタイプのバス(例えばバス幅32/64ビット、最大動作周波数33/66/100MHz、データ転送速度132/264Mbps)であり、バスコントローラ30のような比較的高速で駆動するCIデバイス類がこれに接続される。なお、PCキテクチャは、米インテル社の提唱に端を発し、いわゆるPnP(プラグ・アンド・プレイ)を実現している。

【0026】ビデオサブシステム26は、ビデオする機能を実現するためのサブシステムであり、14からの描画命令を実際に処理し、処理した描画をビデオメモリ(VRAM)に一旦書き込むと共にRAMから描画情報を読み出して液晶ディスプレイ28(図2参照)に描画データとして出力するビデオコントローラを含む。また、ビデオコントローラは、付設されたデジタル-アナログ変換器(DA)によってデジタルのビデオ信号をアナログのビデオ変換することができる。アナログのビデオ信号は線を介してCRTポート(図示省略)へ出力される。

【0027】また、PCIバス20にはカードバスコントローラ30、オーディオサブシステム32、ドッキングステーションインタフェース(Dock-I/O)4及びミニPCISロット36が各々接続されてカードバスコントローラ30は、PCIバス20の信号をPCIカードバススロット38のイン-スコネクタ(カードバス)に直結させるためのコントローラである。カードバススロット38にはPCI2本体の壁面に配設され、PCMCIA(Personal Computer Memory Association)/JEIDA(Japan Electronic Industry Development Association)で規定した仕様(例えば“PC Card Standard 95”)に従ったPCカード40が装填される。

【0028】Dock-I/O/F34は、PC12キングステーション(図示省略)を接続するためのドッキングステーションであり、PC12がドッキングステーションに接続されると、ドッキングステーションの内部Dock-I/O/F34に接続され、ドッキングステーションの内部バスに接続された各種のハードウェア素子がDock-I/O/F34を介してPCIバス20に接続される。また、ミニPCISロット36には、コンピュータシステム10をネットワーク(例えば

(5)

特開 2001-1861

7

割り込みコントローラ (PIC) 機能、及びプログラマブル・インターバル・タイマ (PIT) 機能、IDE (Integrated Drive Electronics) インタフェース機能、USB (Universal Serial Bus) 機能、SMB (System Management Bus) インタフェース機能を備えており、リアルタイムクロック (RTC) を内蔵しており、例えばインテル社製の P i X 4 というデバイス (コアチップ) を用いることができる。

【0030】なお、DMAコントローラ機能は、周辺機器 (たとえばFDD) とメインメモリ16との間のデータ転送をCPU14の介在なしに実行するための機能である。またPIC機能は、周辺機器からの割り込み要求 (IRQ) に応答して所定のプログラム (割り込みハンドラ) を実行させる機能である。また、PIT機能はタイマ信号を所定期間で発生させる機能であり、その発生周期はプログラマブルである。

【0031】また、IDEインタフェース機能によって実現されるIDEインタフェースには、IDEハードディスクドライブ (HDD) 46が接続される他、IDE CD-ROMドライブ48がATAPI (AT Attachment Packet Interface) 接続される。また、IDE CD-ROMドライブ48の代わりに、DVD (Digital Video Disc又はDigital Versatile Disc) ドライブのような他のタイプのIDE装置が接続されていても良い。HDD46やCD-ROMドライブ48等の外部記憶装置は、例えばPC12本体内の「メディアベイ」又は「デバイスベイ」と呼ばれる収納場所に格納される。これら標準装備された外部記憶装置は、FDDやバッテリーバックのような他の機器類と交換可能かつ排他的に取り付けられる場合もある。

【0032】また、I/Oブリッジ44にはUSBポートが設けられており、このUSBポートは、例えばPC12本体の壁面等に設けられたUSBコネクタ50と接続されている。USBは、電源投入のまま新しい周辺機器 (USBデバイス) を抜き差しする機能 (ホット・プラグ機能) や、新たに接続された周辺機器を自動認識しシステムコンフィギュレーションを再設定する機能 (プラグアンドプレイ機能) をサポートしている。1つのUSBポートに対して、最大63個のUSBデバイスをディジーチェーン接続することができる。USBデバイスの例は、キーボード、マウス、ジョイスティック、スキャナ、プリンタ、モデム、ディスプレイモニタ、タブレットなど様々である。

【0033】更に、I/Oブリッジ44にはSMバスを

8

に接続されている。電源回路54はACアダプタ2次電池としてのメイン電池64A又はセカンド4Bを充電するための充電器68、及びコンピュータ10で使用される5V、3.3V等の直流を生成するDC/DCコンバータ66等の回路を有する。なお、メイン電池64A及びセカンド電池は、双方とも定格電圧4.2Vのリチウムイオン3本直列接続して構成されている。

【0035】一方、I/Oブリッジ44を構成するチップの内部には、コンピュータシステム10の態を管理するための内部レジスタと、該内部レジスタを含むコンピュータシステム10の電源状態を行うロジック (ステートマシーン) が設けられる。

【0036】上記ロジックは電源回路54との間の信号を送受し、この信号の送受により、電源回からコンピュータシステム10への実際の給電状態を管理し、電源回路54は上記ロジックからの指示に従ってコンピュータシステム10への電力供給を制御する。

【0037】ISAバス22はPCIバス20よりデータ転送速度が低いバスであり (例えばバス幅16ビット、最大データ転送速度4Mbps) Super I/Oコントローラ70、EEPROM等から成るシュROM72、CMOS74、ゲートアレイロ76に接続されたエンベデッドコントローラ80を有し、キーボード/マウスコントローラのような低速で動作する周辺機器類 (何れも図示省略) を接続するのに用いられる。

【0038】Super I/Oコントローラ70は、Super I/Oポート78が接続されている。Super I/Oコントローラ70は、フロッピーディスクドライブ (FDD) の駆動、パラレル・ポートを介したハードウェアの入出力 (PIO)、シリアル・ポートを介したシリアル・データの入出力 (SIO) を制御する。【0039】フラッシュROM72は、BIOSプログラムを保持するためのメモリであり、不揮発性記憶内容を電気的に書き替え可能とされている。また、CMOS74は揮発性の半導体メモリがバックアップに接続されて構成されており、不揮発性でかつ記憶手段として機能する。

【0040】エンベデッドコントローラ80は、内蔵キーボードのコントロールを行うと共に、内蔵パワー・マネージメント・コントローラ (Power Management Controller、以下、「PMC」という) に接続されている。

(6)

特開2001-1861

10

ている。

【0041】次に、メイン電池64A及びセカンド電池64Bの放電及び充電に関する部分の構成について説明する。まず、メイン電池64A及びセカンド電池64Bの放電に関する部分の構成について説明する。

【0042】図3には、メイン電池64A及びセカンド電池64Bからの放電に関する部分のみを抜き出した構成が示されている。同図に示すように、コンピュータシステム10には、電池を接続する2個の端子90a及び90bが設けられている。端子90aにはMOS型電界効果トランジスタFET1及びFET2が直列接続されている。図3中にはFET1及びFET2中の寄生ダイオードも図示してある。

【0043】端子90bにも、同様に、FET3及びFET4が直列接続される。FET2のドレイン及びFET4のドレインは相互接続され、さらにDC/DCコンバータ66へ接続されている。

【0044】また、FET1、FET2、FET3、及びFET4の各々のゲートはエンベデッドコントローラ80に備えられたPMC82の出力端に接続されており、FET1～FET4のスイッチング動作（オン/オフ）は、PMC82によって個別に設定することができる。

【0045】メイン電池64Aの正電極を端子90aに接続し、セカンド電池64Bの正電極を端子90bに接続する。一方、メイン電池64A及びセカンド電池64Bの負電極は共にグランド（GND）に接続する。

【0046】次に、メイン電池64A及びセカンド電池64Bの充電に関する部分の構成について説明する。

【0047】図4には、メイン電池64A及びセカンド電池64Bへの充電に関する部分のみを抜き出した構成が示されている。同図に示すように、コンピュータシステム10には、充電器68が備えられており、充電器68の一端は端子90cに接続されている。充電器68の他端は抵抗Rを介した後に2つの経路に分かれている。一つは、スイッチSW1及びダイオードD5を介して端子90aに接続されている。他は、スイッチSW2及びダイオードD6を介して端子90bに接続されている。

【0048】抵抗Rの両端はエンベデッドコントローラ80に設けられたPMC82の入力端に接続されており、PMC82は抵抗Rの両端の電圧に基づいて充電電流値を常時把握することができるよう構成されている。

【0049】端子90aには抵抗R1及びR2からなる

【0050】上述したように、端子90aにはメイン電池64Aが接続され、端子90bにはセカンド電池64Bが接続される。メイン電池64A及びセカンド電池64Bには、充電することのできる2次電池を使用また、メイン電池64A及びセカンド電池64Bコンピュータシステム10本体に対して着脱可能なリ・バックの形態をとることができる。

【0051】一方、PMC82には、上記の構成でメイン電池64Aの電圧を直列抵抗R1とR2分割した電圧値が常時入力されているが、PMC8部には上記分割した電圧値からメイン電池64Aを得ることができるようテーブルが予め用意されており、該テーブルを参照することによってメイン電池64を常時把握することができるよう構成されている。

【0052】同様に、PMC82には、上記の構成でセカンド電池64Bの電圧を直列抵抗R3とで分割した電圧値が常時入力されているが、PMCの内部には上記分割した電圧値からセカンド電池の容量を得ることができるようテーブルも予め用意されており、該テーブルを参照することによってセカンド電池64Bの容量を常時把握することができるよう構成されている。

【0053】コンピュータシステム10が商用電源を使用することのできる環境にあるときには、ユーザ端子90c及び90dにACアダプタ62を接続し、このACアダプタ62が供給する電力を用いて、メイン電池64A及びセカンド電池64Bを充電する。

【0054】以下の説明に「C」なる用語が登場する。ここで、この用語の説明をしておく。「C」の公称容量（定格容量）とも呼ばれるが、単にCと発音する）で通用している。1Cとは、2次電池の公称容量を1時間で放電させるときに流れる電流値である。例えば、定格容量が2450mAhの2を2450mAで放電させる場合、1Cで放電するという。0.1Cでの放電は、2450mA×0.245mAで放電させることである。Cは充電電流値でも、放電の場合と同様の使い方をする。

【0055】一般に、2次電池の定格容量は、0.1～1Cの電流値で充電し、0.2Cの電流値で放電するときの容量として定義する。

【0056】なお、コンピュータシステム10を構成するためには、図1に示した以外にも多くの電気回路が必要である。但し、これらは当業者には周知であり、本発明の要旨を構成するものではないので、

(7)

特開2001-1861

11

の動作について説明する。

【0058】まず、PMC82はFET1及びFET2をオフにし、かつFET3及びFET4をオンにすることによって、セカンド電池64BからDC-DCコンバータ66に対する放電を行う。

【0059】このセカンド電池64Bの放電中は、セカンド電池64Bの容量が残っているか否かをPMC82が常にチェックする。ここで、セカンド電池64Bの容量は、図4に示す構成において、セカンド電池64Bの電圧を直列抵抗R3及びR4によって分割した電圧値に基づいて、上記テーブルを参照することによって得ることができる。

【0060】上記チェックの結果、セカンド電池64Bの容量が残っていないと判断された場合、PMC82はFET1及びFET2をオンにし、かつFET3及びFET4をオフにすることによって、セカンド電池64Bからの放電を停止すると共にメイン電池64AからのDC-DCコンバータ66に対する放電を行う。

【0061】以上で、放電時の動作が終了する。

【0062】次に、図4及び図5を参照して、充電時の動作について説明する。なお、本実施の形態に係るACアダプタ62は、0.7Cの電流値で充電することのできる容量を備えている。また、ここでは、メイン電池64A及びセカンド電池64Bの充電特性が図9に示すものである場合について説明する。

【0063】まず、ステップ200では、スイッチSW1を閉じることによりメイン電池64Aの充電を開始する。この際の充電方法は、定電流充電及び定電圧充電である。また、初期定電流充電の電流値は0.7Cである。

【0064】次のステップ202では、メイン電池64Aの容量が所定値以上であるか否かを判定し、所定値以上である場合（肯定判定の場合）はステップ204へ移行し、所定値以上でない場合（否定判定の場合）にはメイン電池64Aの充電を継続する。なお、上記所定値は、図9に示した充電特性に基づいて、充電の効率が落ち始めるときの電池容量として予め設定されているものであり、本実施の形態では上記所定値として80%が予め設定されている。また、本実施の形態では、上記メイン電池64Aの容量を、上述したようにメイン電池64Aの電圧値に基づくテーブル変換によって求める。

【0065】ステップ204では、スイッチSW1を開くことによりメイン電池64Aの充電を停止し、次のステップ206では、スイッチSW2を閉じることにより

12

以上である場合（肯定判定の場合）はステップ2移行し、所定値以上でない場合（否定判定の場合）はセカンド電池64Bの充電を継続する。なお、この所定値も、図9に示した充電特性に基づいて、効率が落ち始めるときの電池容量として予め設定されているものであり、本実施の形態では上記所定値と0%が予め設定されている。また、本実施の形態は上記セカンド電池64Bの容量を、上述したようにセカンド電池64Bの電圧値に基づくテーブル変換に求める。

【0067】ステップ210では、スイッチSW1を開くことによりセカンド電池64Bの充電を停止し、ステップ212では、スイッチSW1を閉じることによりメイン電池64Aの充電を開始（再開）する。

【0068】次のステップ214では、メイン電池64Aの容量が100%であるか否かを判定し、100%である場合（肯定判定の場合）はステップ216へ移行し、100%でない場合（否定判定の場合）にはセカンド電池64Aの充電を継続する。

【0069】ステップ216では、スイッチSW1を開くことによりメイン電池64Aの充電を停止し、ステップ218では、スイッチSW2を閉じることによりセカンド電池64Bの充電を開始（再開）する。

【0070】次のステップ220では、セカンド電池64Bの容量が100%であるか否かを判定し、100%である場合（肯定判定の場合）はステップ222へ移行し、100%でない場合（否定判定の場合）にはセカンド電池64Bの充電を継続する。

【0071】ステップ222では、スイッチSW1を開くことによりセカンド電池64Bの充電を停止し、ステップ224では、スイッチSW2を開くことによりメイン電池64Aの充電を開始（再開）する。

【0073】図6には、メイン電池の充電が完了後にセカンド電池の充電を行う従来技術による充電制御方法に係る充電制御方法で充電を行う際の充電量の推移の一例が示されている。

【0074】同図に示すように、充電開始後約10分から4時間までの間に充電を停止する場合に、従来技術による充電制御方法の方が従来技術による充電方法と比較して電池の充電量が多くなることが分かった。また、どの時点において充電を停止しても、本実施の形態に係る充電制御方法による充電量より少なくなることはない。

【0075】以上詳細に説明したように、本第1実施の形態に係る充電制御方法では、複数の2次電池を1

13

において効率のよい充電を行うことができる。

【0076】また、本第1実施形態に係る充電制御方法では、シリアル充電のみによって2次電池に対する充電を行っているので、パラレル充電を行う際の複雑な回路構成や制御を要することなく全ての2次電池の充電を行うことができる。

【0077】なお、本第1実施形態では、充電中の電池の容量が所定値に達した時点で充電対象とする電池を切り替える場合について説明したが、本発明はこれに限定されるものではなく、例えば、充電中の電池の容量が上記所定値に達するまでに要する時間を予め設定しておき、該時間に充電時間が達した時点で充電対象とする電池を切り替える形態とすることもできる。この場合は、電池の容量を取得するための手段を削減することができるので、低コスト化、小スペース化することができる。

【0078】〔第2実施形態〕上記第1実施形態では、メイン電池64A及びセカンド電池64Bの容量が充電特性に基づいて予め設定された所定量となった時点で充電する電池を切り替える場合の一形態について説明したが、本第2実施形態では、メイン電池64A及びセカンド電池64Bの容量の増加率（所定時間当りの容量の増加量）が所定値以下となった時点で充電する電池を切り替える場合について説明する。なお、本第2実施形態に係るコンピュータシステムの構成は上記第1実施形態に係るコンピュータシステム10と同様であるので、ここでの説明を省略する。また、本第2実施形態に係るメイン電池64A及びセカンド電池64Bの放電時の動作も上記第1実施形態と同様であるので、ここでの説明を省略する。

【0079】以下に本第2実施形態の作用としてメイン電池64A及びセカンド電池64Bの充電時の動作について、図7を参照しつつ説明する。なお、図7の図5と同様の処理を行うステップには図5と同一のステップ番号を付して、その説明を省略する。

【0080】図7のステップ202'では、メイン電池64Aの容量の増加率が所定値以下であるか否かを判定し、所定値以下である場合（肯定判定の場合）はステップ204へ移行し、所定値以下でない場合（否定判定の場合）にはメイン電池64Aの充電を継続する。なお、この際の上記所定値は、メイン電池64Aの容量の増加率（所定時間当りの容量の増加量）が、この値以下となった場合に、充電効率が低くなつたと見なすことができる値として予め設定されているものであり、本実施の形態では、上記所定時間として5分が、上記所定値として

(8)

特開2001-1861

14

続する。なお、この際の上記所定値は、メイン電池Aの場合と同様に、セカンド電池64Bの容量の値が、この値以下となった場合に、充電効率が低く見なすことができる値として予め設定されており、本実施の形態では、メイン電池64Aの同様に、上記所定時間として5分が、上記所定値5%が、各々予め設定されている。

【0082】以上詳細に説明したように、本第2実施形態に係る充電制御方法では、複数の2次電池を1順番に、当該2次電池の容量の所定時間当りの増所定量になるまで充電させることによりシリアル行つた後に、複数の2次電池を1個ずつ順番に、電池がフル充電状態になるまで充電させることによりリアル充電を行っているの、第1実施形態と同様を奏することができると共に、充電中における湿度等の環境条件や充電対象とする電池の種類等問わず、比較的適切な充電切り替えタイミングをることができる。

【0083】なお、本第2実施形態では、充電切り替える際の閾値（上記の所定値に相当）を、容量の増加率が、この値以下となった場合に、充電低くなつたと見なすことができる値として予め設おく場合について説明したが、本発明はこれに限るものではなく、例えば、充電している電池における容量の増加率が前回（本第2実施形態では5分前）率より所定割合（例えば、50%）だけ小さくなるタイミングで充電対象を切り替える形態とすることる。

【0084】この場合も本実施形態と同様に、充電における気温、湿度等の環境条件や電池の種類等ならず、比較的適切な切り替えタイミングを設定することができる。

【0085】また、上記第1、第2実施形態ではの容量を当該電池の電圧値を測定することにより場合について説明したが、本発明はこれに限定さるのではなく、例えば、バッテリバックとPMC8通信を行って、該バッテリバックから送信されて池容量や電圧を示す情報を用いる形態とすることとき、当該電池の充電電流値と放電電流値とを積算とにより求める形態とすることもできる。

【0086】〔第3実施形態〕上記第1、第2実施形態では、電池の容量、若しくは電池の容量の増加率定値との比較結果に基づいて充電対象を切り替えるの形態例について説明したが、本第3実施形態で

15

電時の動作も上記第1実施形態と同様であるので、ここでの説明を省略する。

【0087】以下に本第3実施形態の作用としてメイン電池64A及びセカンド電池64Bの充電時の動作について、図8を参照しつつ説明する。なお、図8の図5と同様の処理を行うステップには図5と同一のステップ番号を付して、その説明を省略する。

【0088】図8のステップ202'では、メイン電池64Aの充電電流値が所定の電流値以下であるか否かを判定し、所定の電流値以下である場合（肯定判定の場合）はステップ204へ移行し、所定の電流値以下でない場合（否定判定の場合）にはメイン電池64Aの充電を継続する。この際、メイン電池64Aの充電電流値は、抵抗Rの両端の電圧に基づいて求められる。

【0089】同様に、図8のステップ208'では、セカンド電池64Bの充電電流値が所定の電流値以下であるか否かを判定し、所定の電流値以下である場合（肯定判定の場合）はステップ210へ移行し、所定の電流値以下でない場合（否定判定の場合）にはセカンド電池64Bの充電を継続する。この際、セカンド電池64Bの充電電流値は、メイン電池64Aの場合と同様に、抵抗Rの両端の電圧に基づいて求められる。

【0090】以上詳細に説明したように、本第3実施形態に係る充電制御方法では、複数の2次電池を1個ずつ順番に、当該2次電池の充電電流値がフル充電状態に達しない状態の所定値になるまで充電させることによりシリアル充電を行った後に、複数の2次電池を1個ずつ順番に、各2次電池がフル充電状態になるまで充電させることによりシリアル充電を行っているので、第1実施形態と同様の効果を奏することができると共に、充電中における気温、湿度等の環境条件や充電対象とする電池の種類等にかかわらず、比較的適切な充電切り替えタイミングを設定することができる。

【0091】なお、上記各実施形態では、本発明の複数の電池としてメイン電池64A及びセカンド電池64Bの2つの電池を適用した場合について説明したが、本発明はこれに限定されるものではなく、例えば、3つ以上の電池を備えた形態とすることもできる。

【0092】ところで、上述した各実施形態による充電制御方法は、種々のプログラミング言語を用いてプログラム（以下、「充電制御プログラム」と呼ぶ）にすることができ、

【0093】この充電制御プログラムは、コンピュータ読み込み可能な記録媒体に記録することができる。記録

(9)

特開2001-1861

16

びMO（光磁気）ディスク等の可搬記録媒体、をネットワークに接続されたサーバ・コンピュータにけられた外部記憶装置等を用いることができる。

【0094】記録媒体に記録された充電制御プログラムは、次のようにしてコンピュータ内に取り込む。実施形態による充電制御プログラムを記録した記が可搬記録媒体の場合、駆動装置に装填して、そ記録媒体に記録されている充電制御プログラムをむ。読み込んだ充電制御プログラムは、メイン・に格納する。

【0095】記録媒体がネットワーク上の外部記憶である場合には、ネットワーク接続装置を介して部記憶装置に記録されている充電制御プログラムン・ロードする。ダウン・ロードした充電制御プログラムは、メイン・メモリに格納する。

【0096】

【発明の効果】以上説明したように本発明によれ数の2次電池をシリアル充電する過程において、の2次電池がフル充電状態に達しない状態で充電切り替えることにより、全ての2次電池に対して率のよい状態で充電を行った後に、各2次電池充電状態になるまでシリアル充電を行っているの電を途中でやめた場合において効率のよい充電をとができると共に、本発明では、シリアル充電のって2次電池に対する充電を行っているの、ハ充電を行う際の複雑な回路構成や制御を要すると全ての2次電池の充電を行うことができる、といった効果を有する。

【図面の簡単な説明】

【図1】 実施の形態に係るコンピュータシステム構成を示すブロック図である。

【図2】 ノート型PCの外観を示す斜視図であ

【図3】 実施の形態におけるメイン電池及びセ電池からの放電に関する部分のみの構成を示すブロック図（一部回路図）である。

【図4】 実施の形態におけるメイン電池及びセ電池への充電に関する部分のみの構成を示すブロック図（一部回路図）である。

【図5】 第1実施形態による充電動作を説明する一チャートである。

【図6】 第1実施形態に係る充電制御方法による説明に供するグラフである。

【図7】 第2実施形態による充電動作を説明する一チャートである。

(10)

特開 2001-1866

17

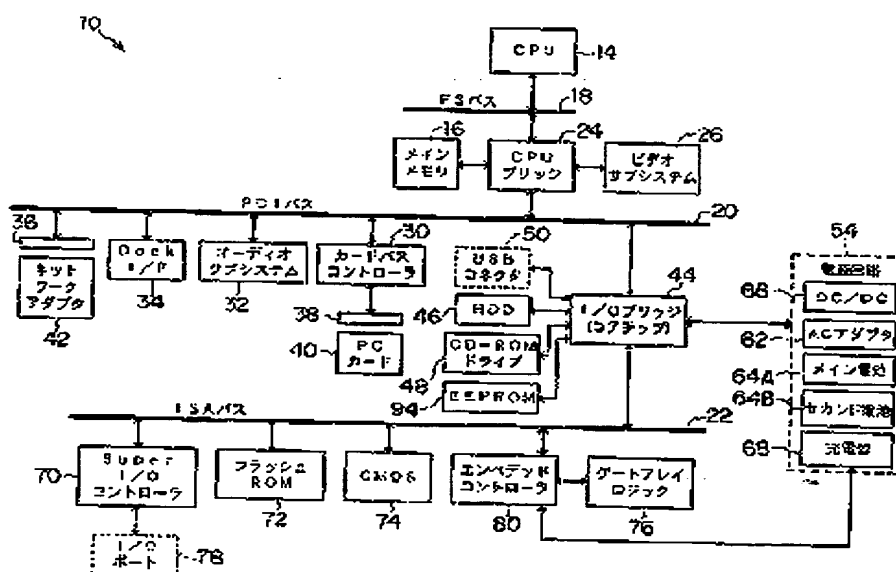
18

【符号の説明】

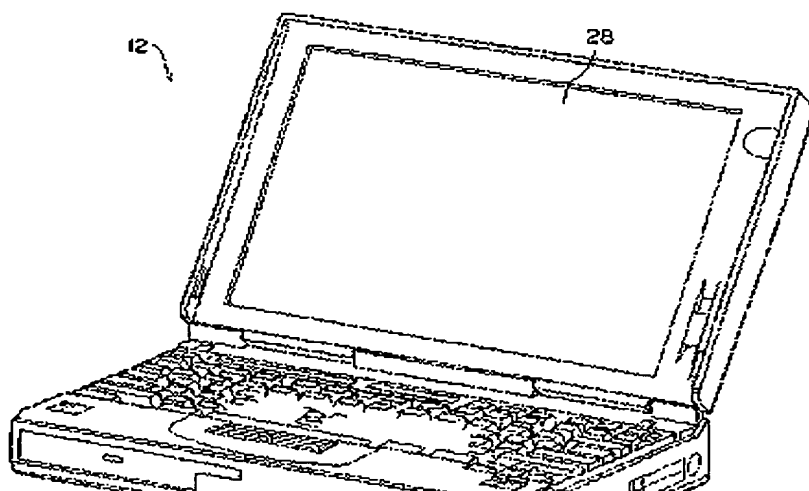
- 10 コンピュータシステム
- 14 CPU
- 44 I/Oブリッジ
- 54 電源回路
- 62 ACアダプタ

- * 64A メイン電池（2次電池）
- 64B セカンド電池（2次電池）
- 68 充電器
- 76 ゲートアレイロジック
- 80 エンベデッドコントローラ
- * 82 パワー・マネージメント・コントローラ

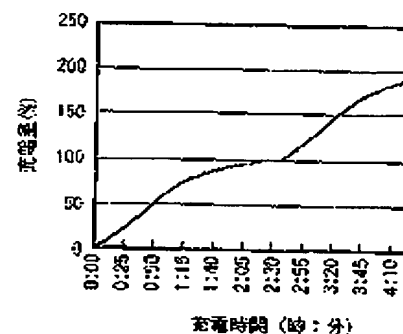
【図1】



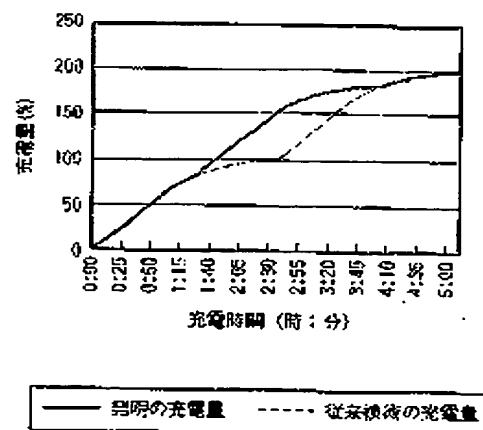
【図2】



【図10】



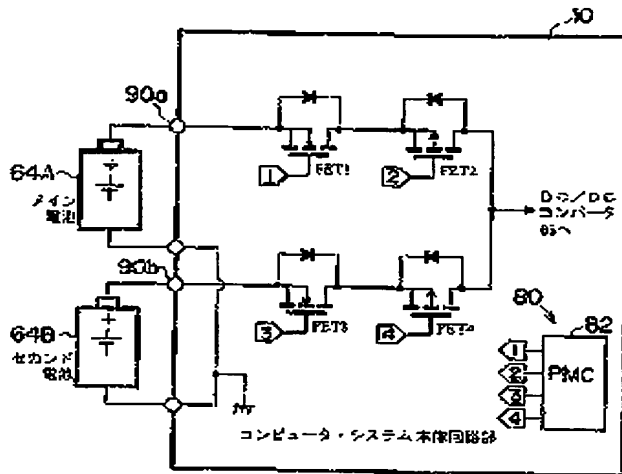
【図6】



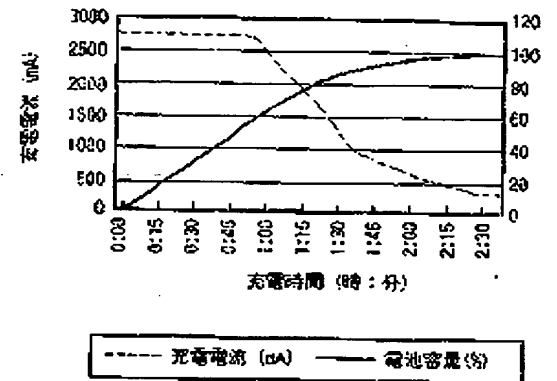
(11)

特開2001-1866

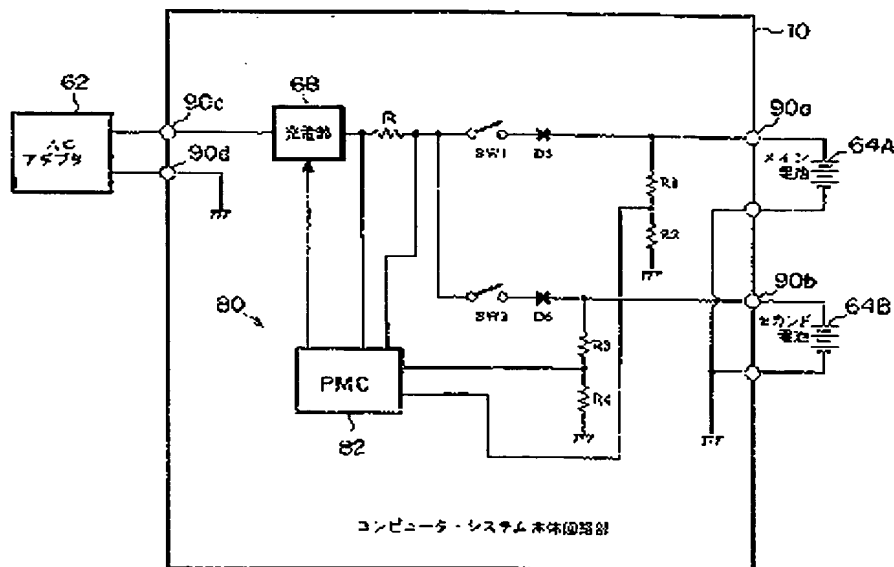
【図3】



【図9】



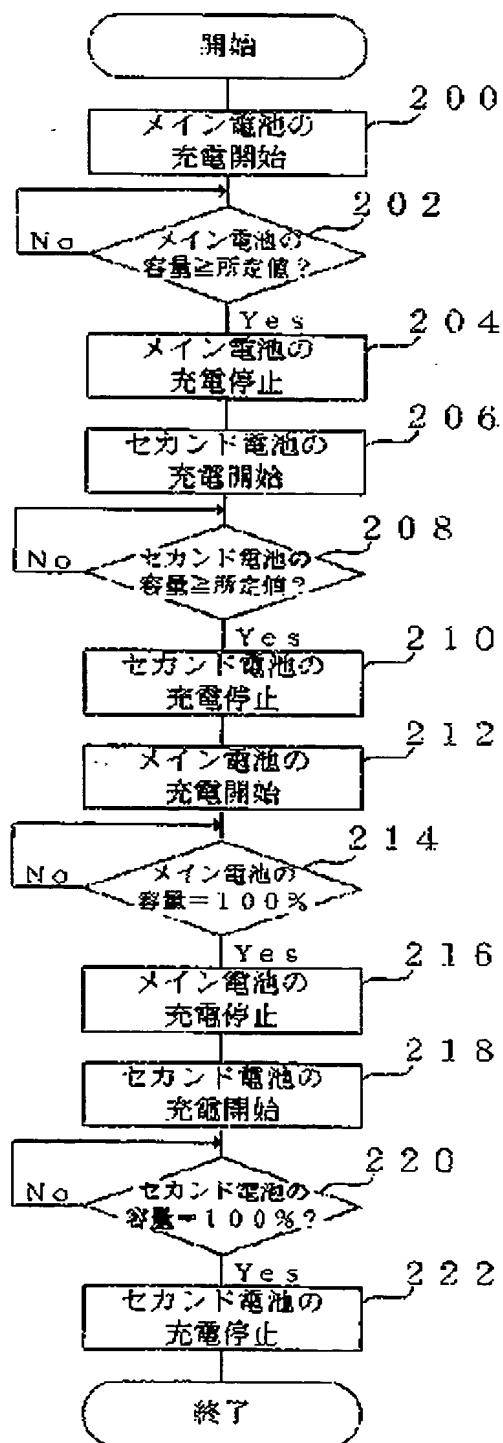
【図4】



(12)

特開2001-1866

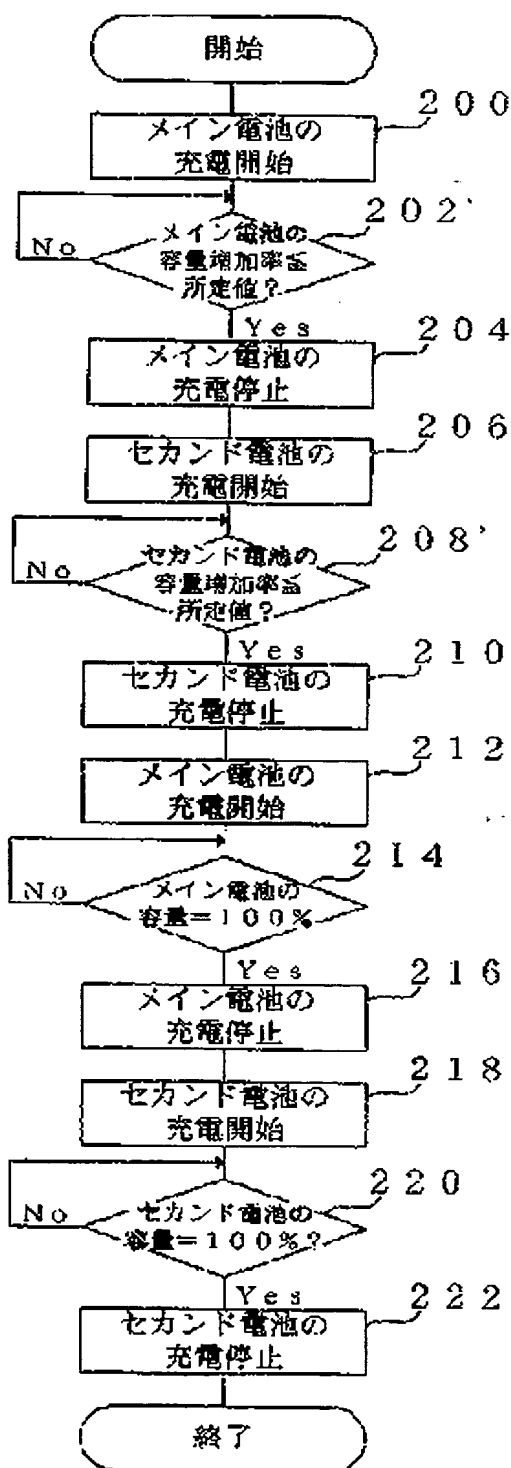
【図5】



(13)

特開2001-1861

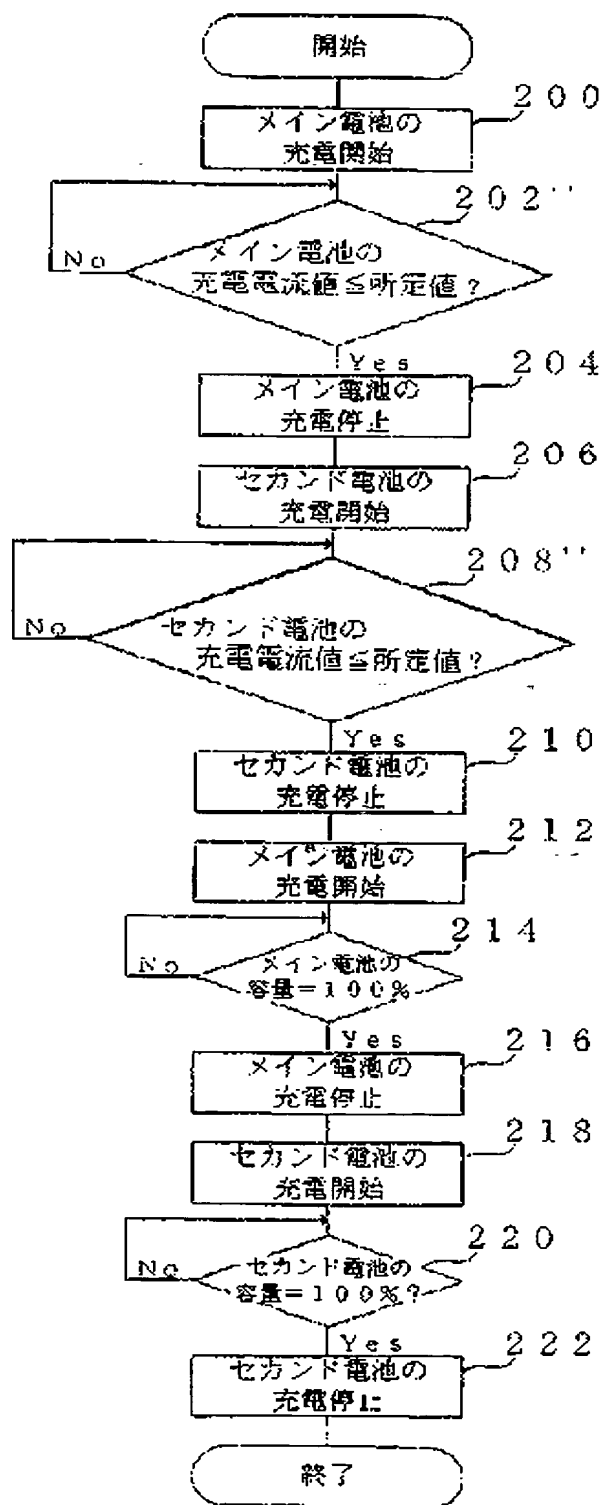
【図7】



(14)

特開2001-1866

【図8】



(15)

特開2001-1866

フロントページの続き

(72)発明者 熊木 淳
神奈川県大和市下鶴間162番地14 日本ア
イ・ビー・エム株式会社 大和事業所内

(72)発明者 三戸 敏嗣
神奈川県大和市下鶴間162番地14 日本ア
イ・ビー・エム株式会社 大和事業所内

(72)発明者 中川 博
神奈川県大和市下鶴間162番地14
イ・ビー・エム株式会社 大和事業

(72)発明者 中村 哲志
神奈川県大和市下鶴間162番地14
イ・ビー・エム株式会社 大和事業

Fターム(参考) 5G03 AA01 BA04 CA03 CA04 G
CC02 DA04 DA16 DA18 G
GB03 GC05

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.